

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) Veröffentlichungsnummer:

0 169 389
A1

(12)

EUROPÄISCHE PATENTANMELDUNG

(21) Anmeldenummer: 85107778.4

(51) Int. Cl.⁴: H 04 B 1/66

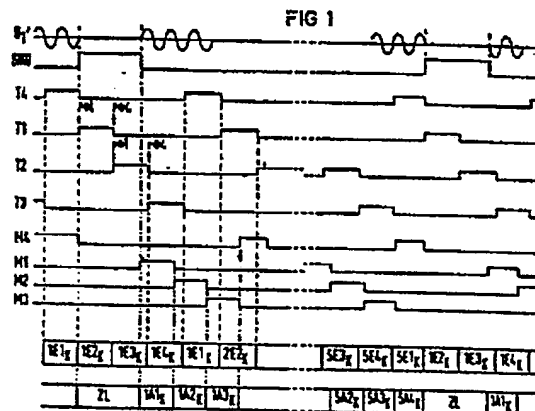
(22) Anmeldetag: 24.06.85

(30) Priorität: 29.06.84 DE 3424037

(43) Veröffentlichungstag der Anmeldung:
29.01.86 Patentblatt 86/5(84) Benannte Vertragsstaaten:
AT DE FR GB IT NL SE(71) Anmelder: Siemens Aktiengesellschaft
Berlin und München Wittelsbacherplatz 2
D-8000 München 2(DE)(72) Erfinder: Bardl, Artur, Dipl.-Ing. (FH)
Agnes-Bernauer-Strasse 26
D-8000 München 21(DE)(72) Erfinder: Lindner, Manfred, Dipl.-Phys.
Römerweg 8
D-8025 Unterhaching(DE)

(54) Verfahren zum Übertragen zweier unabhängiger Informationsarten und Anordnung zur Durchführung des Verfahrens.

(57) Die Erfindung beruht darauf, das Signal der einen Informationsart senderseitig vor der Übertragung zeitlich zu komprimieren und eine Zeitlücke zu erzeugen. In der Zeitlücke wird auf dem selben Übertragungsweg das Signal der zweiten Informationsart übertragen. Empfangsseitig werden die beiden Signale getrennt und das komprimierte Signal durch eine Zeitexpansion zurückgewonnen.



Siemens Aktiengesellschaft
Berlin und München

Unser Zeichen
VPA

84 P 1468 E

5 Verfahren zum Übertragen zweier unabhängiger Informations-
arten und Anordnung zur Durchführung des Verfahrens

Die Erfindung betrifft ein Verfahren zum Übertragen zweier
unabhängiger Informationsarten nach dem Oberbegriff des
Patentanspruchs 1. Ferner betrifft die Erfindung eine
10 Anordnung zur Durchführung dieses Verfahrens, wie es im
Oberbegriff des Patentanspruchs 3 beschrieben ist.

Bei der Übertragung von Signalen in einer Informationsart
15 (z.B. analog) kann es erforderlich sein, unabhängige be-
gleitende Signale in einer anderen Informationsart (z.B.
digital) mit zu übertragen. Ein Beispiel für einen der-
artigen Anwendungsfall stellt eine Funkübertragungsstrecke
in einem Telefonnetz dar. Dabei wird in der einen, analogen
20 Informationsart die eigentliche Sprachinformation und in
der anderen, digitalen Informationsart die Fernwirkinforma-
tion übertragen. Zur Fernwirkinformation gehören Zähler-
impulse, Zählerstände, Alarmer, Fernsteuersignale und
ähnliches.

25 Bisher konnten derartige Anforderungen nur dadurch erfüllt
werden, daß einerseits ein eigenes Übertragungsband für die
Analogsignale und andererseits ein dazu paralleles Signali-
sierungsband für die digitalen Signale bereitgestellt
30 werden mußten. Der Erfindung lag die Aufgabe zugrunde, ein
Übertragungsband einzusparen.

Diese Aufgabe wird durch die im kennzeichnenden Teil des
Anspruchs 1 beschriebenen Merkmale gelöst. Die Erfindung

macht sich dabei das Prinzip der Zeitkompression und Zeitexpansion des einen Signals, z.B. des Analogsignals jeweils am Anfang bzw. am Ende der Übertragungsstrecke zu Nutze.

Bei der Zeitkompression wird das Signal abschnittsweise in
5 eine geringfügig höhere Frequenzlage gebracht, so daß nach jedem Abschnitt eine zeitliche Lücke verbleibt, in welche die anderen Signale, z.B. die digitalen Begleitsignale eingeblendet werden. Das Gemisch aus beiden Signalarten wird
10 übertragen und am Ende der Strecke werden nach Entnehmen der Begleitsignale die einzelnen Abschnitte wieder aus der etwas höheren Frequenzlage in die ursprüngliche Frequenzlage gebracht und lückenlos aneinandergesetzt. Auf diese Weise wird für beide Signale der gleiche Übertragungsweg genutzt und beide Kanäle unterliegen identischen Über-
15 tragungsbedingungen.

Weiterbildungen der Erfindung ergeben sich aus den Unteransprüchen.

20 Der Erfindung lag ferner die Aufgabe zugrunde, eine Anordnung zur Durchführung des Verfahrens zu geben. Diese Aufgabe wird durch die im Kennzeichen des Anspruchs 5 aufgeführten Merkmale gelöst. Weiterbildungen dieser Anordnung ergeben sich aus den zugehörigen Unteransprüchen.

25

Im folgenden wird die Erfindung anhand eines Ausführungsbeispielles weiter beschrieben.

Fig. 1 zeigt schematisch den Ablauf einer Zeitkompression.

30 Fig. 2 zeigt schematisch den Ablauf der Zeitexpansion.

Fig. 3 und 4 zeigen jeweils ein Blockschaltbild der Anordnung zur Durchführung der Kompression bzw. Expansion.

Fig. 4 bis 11 zeigen jeweils Einzelheiten der Anordnungen
35 aus den Figuren 1 bis 3.

Fig. 12 zeigt schematisch eine Anordnungen zur Durchführung des Verfahrens.

Die Zeitkompression erfolgt durch Abtasten des analogen
5 Signals und anschließender Speicherung mit einer dem Nyquist-Theorem entsprechenden Taktfrequenz. Das Auslesen aus dem Speicher erfolgt mit einer geringfügig höheren Taktfrequenz, so daß nach dem Auslesen des Speichers eine
10 Zeitlücke für die Begleitsignale entsteht, in der keine Signalinformation vorhanden ist. In Fig. 1 ist über der Zeitachse ein vollständiger Zyklus aufgetragen, in welcher die erforderliche Zeitlücke ZL abgeleitet wird. Zum Speichern des abgetasteten Signals werden - wie in der unten beschriebenen Schaltungsanordnung - vier Speicher
15 eingesetzt.

Folgende Kennzeichnungen der Einlese- und Auslesezeiten werden verwendet: Die Einlesevorgänge werden mit E und die Auslesevorgänge mit A gekennzeichnet. Die auf diesen Buchstaben folgende Ziffer gibt die Nummer des betreffenden
20 Speichers an. Die vor dieser Kombination stehende Ziffer gibt an, zum wievielten Male innerhalb des Zyklus auf diesen Speicher zugegriffen wurde. Der Index E bzw. K verweist auf die Expansion bzw. Kompression. Beispielsweise bedeutet die
25 Bezeichnung 3 E 1_K, daß der Speicher 1 während der Kompression zum dritten Mal eingelesen wird.

Wie die obere Zeile der Figur zeigt, werden die vier Speicher in einer vorgegebenen Reihenfolge nacheinander
30 eingelesen. Dieser Vorgang wird innerhalb eines Zyklus ununterbrochen fünfmal wiederholt. Auf diese Weise ist sichergestellt, daß keine Information beim Einlesen verloren geht.

35 Das Auslesen, auf welches Zeile 2 der Figur Bezug nimmt, erfolgt nach einer vorgegebenen Zeitverzögerung. Im

wiedergegebenen Beispiel wird der erste Speicher ausgelesen, während gleichzeitig der dritte und vierte Speicher eingelesen wird. Durch diese zeitliche Verschiebung ist sichergestellt, daß das Einlesen eines Speichers durch den
5 Auslesevorgang nicht unterbrochen ist.

Die Speicher werden in der selben Reihenfolge ohne Unterbrechung nacheinander ausgelesen. Durch die höhere Taktfrequenz beim Auslesen werden die dazu jeweils benötigten
10 Zeiten verkürzt, so daß die ursprüngliche Verzögerung zwischen Einlesen und Auslesen eines Speichers mit zunehmender Wiederholung verkürzt wird. Am Ende des Zyklus wird beispielsweise der Speicher 4 unmittelbar nach dem Einlesen wieder ausgelesen (siehe 5 E 4_K und 5 A 4_K).

15 Die erste Zeile der Fig. 1 zeigt ein analoges Signal, welches der Zeitkompensation unterworfen ist. In der zweiten Zeile ist der Verlauf eines die Kompandierung betreffenden Synchronisiersignals SIKOM dargestellt. Seine steigende
20 Flanke legt den Beginn des Einlesevorgangs und seine fallende Flanke den Beginn des Auslesevorgangs fest, so daß seine Dauer die Länge der Zeitlücke ZL bestimmt. Die darunterliegenden Zeilen zeigen jeweils Einlesesteuertakte T1, T2, T3, T4 und den Verlauf von Auslesesteuertakten M1
25 bis M4, deren Bedeutung im Zusammenhang mit der Beschreibung der Figuren 3 und 4 erläutert wird.

In Fig. 2 ist das Schema der Zeitexpansion auf der Empfängerseite wiedergegeben. Ein weiteres Synchronisiersignal SIEX
30 bestimmt dabei die Länge der Zeitlücke auf der Empfängerseite. Gesteuert von seiner fallenden Flanke wird der Einlesevorgang für die Speicher eingeleitet. In dem wiedergegebenen Beispiel sind wieder vier Speicher verwendet, die in Übereinstimmung mit Fig. 1 bezeichnet sind. Das kompan-
35 dierte Signal wird mit der der Sendefrequenz entsprechenden

- höheren Taktfrequenz abgetastet und ohne Unterbrechung während eines Zyklus nacheinander in einer vorgegebenen Reihenfolge in die einzelnen Speicher 1 bis 4 eingelesen. Zur Rückgewinnung des ursprünglichen Signals werden diese
- 5 Speicher dann mit der ursprünglich zum Einlesen auf der Sendeseite verwendeten langsameren Taktfrequenz ausgelesen und lückenlos zusammengesetzt. Das in der Zeitlücke mit Übertragene Begleitsignal wird nicht gespeichert. Die zeitliche Verzögerung zwischen der Sender- und Empfänger-
- 10 seite ist durch die Signallaufzeiten auf dem Übertragungsweg bedingt. Auf die Wiedergabe der Steuertakte wird in Fig. 2 aus Gründen der Übersichtlichkeit verzichtet. Sie sind jedoch ohne weiteres mit Hilfe der Fig. 1 nachvollziehbar.
- 15 Die Anordnung in Fig. 3 dient dazu, die in Fig. 1 prinzipiell beschriebene Zeitkompendierung auszuführen. Für die in Fig. 2 beschriebene Zeitexpansion eignet sich eine Anordnung nach Fig. 4. Beide Anordnungen sind im wesentlichen iden-
- 20 tisch, lediglich die erforderlichen Takte und Steuersignale sind der Betriebsweise entsprechend unterschiedlich. Gleiche Einheiten weisen in beiden Figuren gleiche Bezugszeichen auf.
- 25 Jede Anordnung enthält zwei Taktversorgungen 7, 7', eine Multiplexeranordnung 5, eine Speicheranordnung 6, eine Ausleseschaltung 9 sowie eine erste und zweite Multiplexer-Steuerung 8, 8'.
- 30 Die Taktversorgungen 7, 7' bestehen jeweils aus einem Taktgenerator 70, 70' mit einem ersten (schnelleren) bzw. einem zweiten (langsameren) Takt \emptyset bzw. \emptyset' und aus einem Phasenregelkreis, welcher eine Synchronisiereinheit 71, 71' und einen Teiler 72, 72' aufweist. An dessen Ausgang sind

vier zum Betreiben der Speichereinheit 6 erforderliche, vom Takt \emptyset (bzw. \emptyset') abgeleitete Schiebetakte $\emptyset 1$ bis $\emptyset 4$ (bzw. $\emptyset 1'$ bis $\emptyset 4'$) Wie Fig. 6 am Beispiel der Schiebetakte $\emptyset 1$ bis $\emptyset 4$ und des ersten Taktes \emptyset zeigt, dienen die Phasenregel-

5 kreise zum Einphasen der Schiebetakte und des zugehörigen Synchronisiersignales SIKO bzw. SIEX. Der Takt \emptyset und somit die abgeleiteten Schiebetakte $\emptyset 1$ bis $\emptyset 4$ sind langsamer als der Takt \emptyset' und die davon abgeleiteten Schiebetakte $\emptyset 1'$ bis $\emptyset 4'$. Die erstgenannten dienen zum Betreiben der Speicher-

10 anordnung 6 auf der Senderseite während des Einlesevorgangs und auf der Empfängerseite während des Auslesevorgangs. Mit den zuletztgenannten Schiebetakten wird die Speicheran-

ordnung 6 senderseitig während des Auslesevorgangs und empfangsseitig beim Einlesen betrieben. Die Ausgänge der

15 beiden Taktversorgungen 7, 7' sind so mit den Dateneingängen der Multiplexeranordnung 5 verschaltet, daß abhängig von den Taktsteuersignalen entweder die Schiebetakte $\emptyset 1$ bis $\emptyset 4$ oder die Schiebetakte $\emptyset 1'$ bis $\emptyset 4'$ an die Speicheranordnung 6 durchgeschaltet werden.

20

Die Multiplexeranordnung 5 besteht aus vier parallelen Multiplexern 50, 51, 52, 53 die jeweils alternativ von einer der Steuerungen 8' bzw. 8 angesteuert werden.

25 Die Einlesetaktsteuersignale T_i werden in den Taktgeneratoren 8, 8' durch eine Teileranordnung aus den Takten \emptyset bzw. \emptyset' und den Schiebetakten $\emptyset 1$ und $\emptyset 4$ bzw. $\emptyset 1'$ und $\emptyset 4'$ abgeleitet. Im Ausführungsbeispiel sind die Flanken der Taktsteuersignale auf die Flanken der Schiebetakte synchroni-

30 siert. Die Dauer ist auf 12 Takte des Taktes $\emptyset 1$ bis $\emptyset 4$ festgelegt. In Fig. 5 ist ein Beispiel zur Realisierung der Multiplexersteuerung 8' wiedergegeben. Sie besteht aus einem RS Flipflop 80, aus einem Modulo-12-Zähler 81, aus

einem eins- aus-vier-Dekoder 82 und aus drei UND-Gattern 83, 84, 85. Der Zähler 81 liefert nach dem Abzählen von 12 Impulsen des Taktsignals ϕ_4' ein kurzes Signal Z, das in der Verknüpfung mit dem Schiebetakt ϕ_1' den Flipflop-Ausgang Q zurücksetzt. Von diesem Ausgang werden die aufeinanderfolgenden Einlesetaktsteuersignale T1 dem Dekoder 82 zugeführt. Fig. 6 zeigt über der Zeit die Spannungsverläufe der Ein- und Ausgangssignale des Flipflops 80 sowie der gesamten Schaltung nach Fig. 5.

10

In Fig. 7 ist beispielhaft eine Ausführung der Multiplexersteuerung 8' gezeigt zur Erzeugung der Auslese-Taktsteuersignale M1. Sie weist zwei Inverter 78, einen Modulo-12-Zähler 73, einen eins-aus-vier-Dekoder 74 und drei UND-Glieder 75, 76, 77 auf. Die Funktion der Schaltung ist aus dem nachfolgenden Impulsdiagramm der Fig. 8 entnehmbar. Beim Auslesen sind alle Schalter 61 bis 64 geöffnet.

15

Die Speicheranordnung 6 besteht im Ausführungsbeispiel aus CCD-Elementen mit vier parallelen Kanälen (Speicher 1, 2, 3, 4) im Vierphasenbetrieb. Jeder Kanal besteht aus hintereinander geschalteten Speicherzellen, die bekanntlich wiederum aus einer reihenförmigen, engen Anordnung von vier MOS-Kondensatoren bestehen, über welche unter dem Einfluß von vier CCD-Taktspannungen φ_1 bis φ_4 bzw. φ_1' bis φ_4' Ladungspakete transferiert werden. Unter einer der Kondensatorelektroden wird schließlich die Signalladung in einem sog. Potentialtopf gespeichert.

25

Fig. 9 zeigt eine an sich bekannte CCD-Speicherzelle zum Betreiben im Vierphasenbetrieb, bestehend aus einem Siliciumsubstrat 11, einer SiO_2 -Schicht 12 und vier MOS-Kondensatorelektroden A, B, C, D. Mit "X" ist die Ladungstransportrichtung bezeichnet. Aus dem Impulsdiagramm der Fig. 10 ist die Art und Weise zu entnehmen, wie die Speicherzellen bzw. die vier Kanäle 1, 2, 3, 4 mit CCD-Taktsignalen φ_1 bis φ_4 zu beaufschlagen sind. Bekanntlich sollen diese

30

35

Signale zu diesem Zweck in der dargestellten Weise überlappen und eine allmählich fallende Flanke aufweisen. Diese Bedingung wird dadurch erreicht, daß vor den Speichern 1 bis 4 entsprechend beschaltete Treiber 65 vorgesehen sind.

5

Zur Ausführung der Erfindung sind jedoch auch andere Arten von Schieberegistern verwendbar. Wesentlich für die Ausführbarkeit ist, daß auf der Senderseite ein Eingangssignal U1 mit dem ersten Schiebetakt eingelesen und nach
10 einer Verzögerungszeit mit dem schnelleren Schiebetakt ausgelesen werden. Entsprechend muß auf der Empfängerseite schneller eingelesen und langsamer ausgelesen werden.

Die der Speicheranordnung nachgeschaltete Ausleseschaltung
15 9 besteht aus einem über den Schiebetakt $\phi 4'$ gesteuerten Tor 90, welches ein Zurückfließen der Ladung in die Speicheranordnung 6 verhindert, aus einem nachgeschalteten Source-Folger 91, zwischen dessen Ausgang und einer Ausgangsstufe 93 eine Sample- und Hold-Anordnung 92 liegt. Diese besteht
20 aus einem Tor, welches mit einem Takt ϕ SH gesteuert wird, welcher aus den beiden Schiebetakten $\phi 2$, $\phi 3$ bzw. $\phi 2'$, $\phi 3'$ abgeleitet wird.

Im folgenden wird anhand der Figuren die Funktion der Anordnung beschrieben. Auf der Senderseite beginnt der Einlesevorgang des einen, hier analogen Signales U1 mit der
25 positiven Flanke des ersten Synchronisiersignals SIKO. Daraufhin wird über den Steuertakt T1 der zugeordnete Multiplexer 51 so angesteuert, daß die niederfrequenten
30 Schiebetakte $\phi 1'$ bis $\phi 4'$ an den CCD-Kanal 2 durchgeschaltet werden. Gleichzeitig wird ein vor dem Speicher 2 liegender Schalter 62 geschlossen, um das Signal U1 durchzuschalten. Alle anderen vor den übrigen Speichern 1, 3, 4 liegenden

Schalter 61, 63, 64 sind nicht angesteuert, d.h. sie sind geöffnet. Durch die Ansteuerung der Schiebetakte $\phi 1'$ bis $\phi 4'$ wird das in der CCD-Anordnung abgetastete und das in Signalladungen gewandelte Signal U1 gespeichert. Mit dem
5 Ende des Schiebetaktes T1 beginnt der nächste Schiebetakt T2, wobei in der eben beschriebenen Weise der Schalter 63 geschlossen und die übrigen Schalter geöffnet werden. Auf diese Weise werden alle Multiplexer 51 bis 54 und alle Schalter 61 bis 64 nacheinander angesteuert und das Signal
10 U1 in den Speichern 1 bis 4 ohne Unterbrechung gespeichert. Frühestens mit Beginn des Synchronisiersignals SIKO wird das andere, hier digitale Begleitsignal U2 auf der Übertragungsstrecke übertragen. Diese Übertragung wird spätestens mit der fallenden Flanke des Synchronisiersignals SIKO beendet. Dieses löst den Beginn des Taktsteuer-
15 signals M1 aus. Dieses wiederum steuert den zugeordneten Multiplexer 50 in der Weise an, daß die höherfrequenten Schiebetakte $\phi 1$ bis $\phi 4$ an den Speicher 1 durchgeschaltet werden. Über das Tor 90 gelangt der Ladungs/Spannungs/-
20 gewandelte Speicherinhalt in die Sample- und-Hold-Schaltung 92 und ist dann an der Ausgangsstufe 93 abgreifbar, von deren Ausgang das Ausgangssignal U1' unter Beimischung des Begleitsignals U2 auf den Sender bzw. die Übertragungsstrecke gegeben wird. Bis zum Auftreten der steigenden
25 Flanke des Synchronisiersignals SIKO werden auf diese Weise alle Speicher 1 bis 4 zyklisch ausgelesen.

Auf der Empfängerseite wird beim Auftreten der steigenden Flanke des Synchronisiersignals SIEX das analoge Begleitsignal U2 aus dem empfangenen Datenstrom entnommen. Mit der
30 fallenden Flanke beginnt der im Zusammenhang mit Fig. 2 beschriebene Einlesevorgang, jedoch mit den höher frequen-

teren Schiebetakten $\emptyset 1'$ bis $\emptyset 4'$ und den Taktsteuersignalen M1 bis M4. Das Auslesen auf der Empfängerseite beginnt unmittelbar nachdem der Einlesevorgang des Speichers 1 beendet ist mit dem Auslesen dieses Speichers. Es erfolgt mittels der Beaufschlagung mit den Schiebetakten $\emptyset 1$ bis $\emptyset 4$ und den Taktsteuersignalen T1 bis T4. Das Ausgangssignal U_A der Schaltung ist gegenüber dem übertragenen Signal $U1'$ zeitexpandiert. Da die in der Speicheranordnung 6 zwischengespeicherten Signalabschnitte lückenlos zusammengesetzt sind, entspricht es unverändert dem ursprünglichen Eingangssignal $U1$.

Fig. 12 veranschaulicht das vollständige Übertragungsverfahren. Das erste Signal $U1$ in der einen Informationsart wird senderseitig zuerst dem Kompressor III (beschrieben in Fig. 3) und dann einem Wechselschalter 13 zugeführt. Dessen zweiter Eingang ist mit dem zweiten Signal $U2$ in der anderen Informationsart beaufschlagt. Gesteuert vom Synchronisierungssignal SIKO wird - wie oben beschrieben - das Signal $U1$ und in der Zeitlücke ZL das Signal $U2$ durchgeschaltet und auf der Übertragsstrecke 10 an den Empfänger übermittelt. Dort wird - gesteuert vom Synchronisierungssignal SIEX - in der Zeitlücke ZL das zweite Signal $U2$ aus dem Signalfluß 41', 42' entnommen. Dann erfolgt im Expander IV (beschrieben in Fig. 4) die Rückgewinnung des ersten Signals $U1$, das als Ausgangssignal U_A abgreifbar ist.

12 Figuren

5 Patentansprüche

Patentansprüche

1. Verfahren zum Übertragen zweier unabhängiger Informationsarten, ~~dadurch gekennzeichnet~~
~~zeichnet~~, wobei senderseitig ein erstes Signal
(U1) der einen Informationsart zur Erzeugung einer Zeit-
5 lücke (ZL) Zeit kommandiert und anschließend auf einer
Übertragungsstrecke (10) übertragen wird, daß ein zweites
Signal (U2) der anderen Informationsart in der Zeitlücke
(ZL) auf der gleichen Übertragungsstrecke (10) übertragen
wird, daß empfangsseitig das zweite Signal (U2) aus dem
10 übertragenen Signalfluß entnommen und das erste Signal (U1)
durch Zeitexpansion zurückgewonnen wird, wobei

~~2. Verfahren nach Anspruch 1, dadurch gekennzeichnet~~
~~zeichnet, daß~~ senderseitig das erste Si-
15 gnal (U1) abgetastet und abschnittsweise, ununterbrochen
zyklisch unter Steuerung eines ersten Taktes (\emptyset)
zwischengespeichert und unter Steuerung eines zweiten
schnelleren Taktes (\emptyset') aus der Speicheranordnung (6)
ausgelesen wird, und wobei

20
~~3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet~~
~~zeichnet, daß~~ empfangsseitig das erste
Signal (U1') unter Steuerung des zweiten Taktes (\emptyset)
und unter Erzeugung der Zeitlücke (ZL) zwischengespei-
25 chert und unter Steuerung des ersten Taktes (\emptyset) unun-
terbrochen ausgelesen wird,

~~4. Verfahren nach einem der vorhergehenden Ansprüche,~~
dadurch gekennzeichnet, daß die
30 Speicheranordnung (6) über eine Multiplexeranordnung (5)
wechselweise mit vom ersten Takt (\emptyset) bzw. zweiten Takt
(\emptyset') abgeleiteten Schiebetakten (\emptyset_1 bis \emptyset_4) bzw. (\emptyset_1'
bis \emptyset_4') beaufschlagt ist, wobei die Multiplexersteuer-

signale (T1 bis T4) bzw. (M1 bis M4) ebenfalls vom ersten bzw. zweiten Takt abgeleitet sind.

2. Anordnung zur Durchführung des Verfahrens nach Anspruch 1, d a d u r c h g e k e n n z e i c h n e t, daß senderseitig eine Speicheranordnung (6) mit mehreren unabhängig betreibbaren Speicherbereichen (1, 2, 3, 4) vorhanden ist, daß zwischen einer Taktversorgung (7, 7') und der Speicheranordnung (6) eine Multiplexeranordnung (5) liegt, welche die Speicherbereiche (1, 2, 3, 4) innerhalb eines Zyklus mit einem ersten und anschließend mit einem schnelleren Schiebetakt ($\phi 1$ bis $\phi 4$, $\phi'1$ bis $\phi'4$) verbindet.

3. Anordnung zur Durchführung des Verfahrens nach Anspruch 1 oder 5, d a d u r c h g e k e n n z e i c h n e t, daß empfangsseitig eine Speicheranordnung (6) mit mehreren unabhängig betreibbaren Speicherbereichen (1, 2, 3, 4) vorhanden ist, daß zwischen einer Taktversorgung (7, 7') und der Speicheranordnung (6) eine Multiplexeranordnung (5) liegt, die die einzelnen Speicherbereiche (1, 2, 3, 4) innerhalb eines Zyklus zuerst mit dem schnelleren und dann mit dem langsameren Schiebetakt ($\phi'1$ bis $\phi'4$, $\phi 1$ bis $\phi 4$) verbindet.

25

4. Anordnung zur Durchführung des Verfahrens nach einem der Ansprüche 5 oder 6, d a d u r c h g e k e n n z e i c h n e t, daß die Speicheranordnung (6) aus vier CCD-Kanälen (1, 2, 3, 4) besteht.

30

5. Anordnung zur Durchführung des Verfahrens nach einem der Ansprüche 5 bis 7, d a d u r c h g e k e n n z e i c h n e t, daß eine erste Taktversorgung (7) zur Ableitung des einen Schiebetaktes ($\phi 1$ bis $\phi 4$)

und eine weitere Taktversorgung (7') zur Ableitung der
höherfrequenten Schiebetakte (Ø1' bis Ø4') vorhanden
sind.

FIG 1

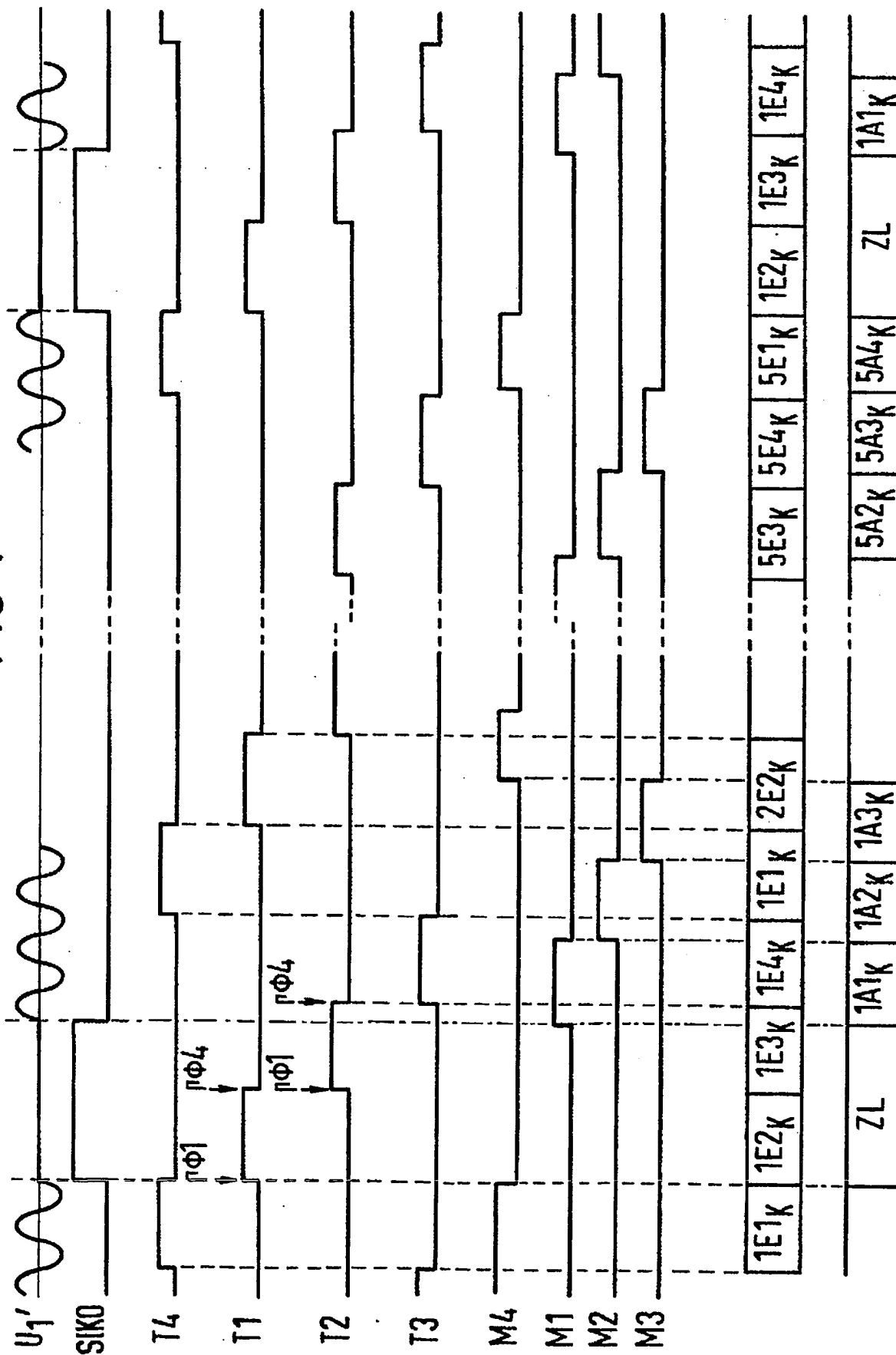
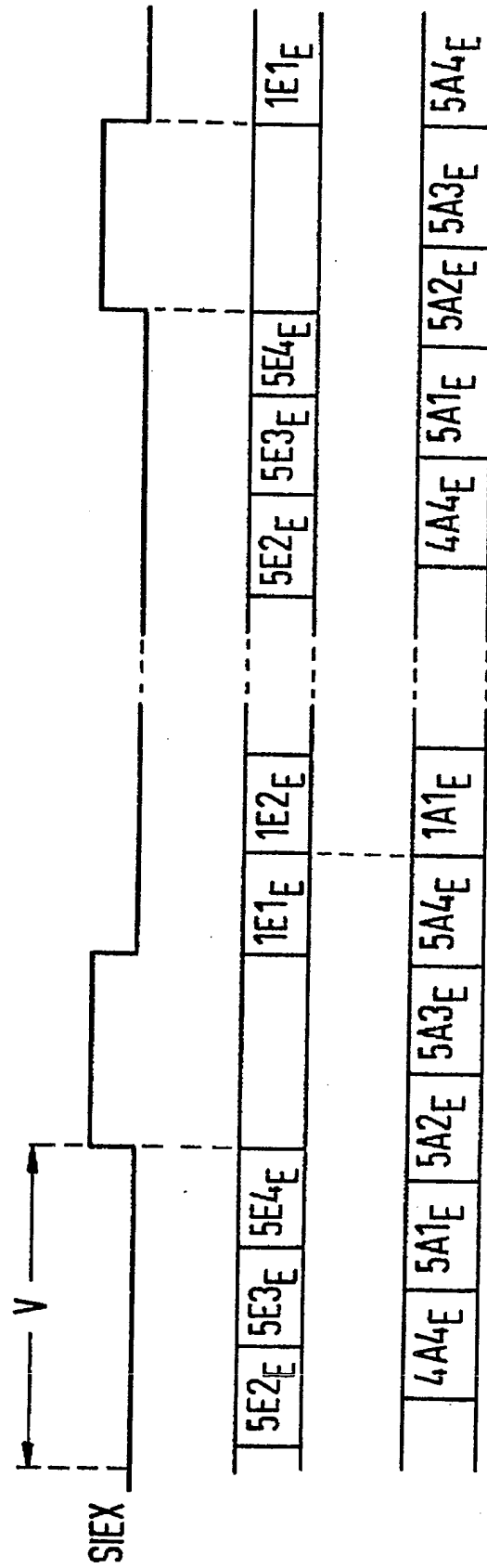
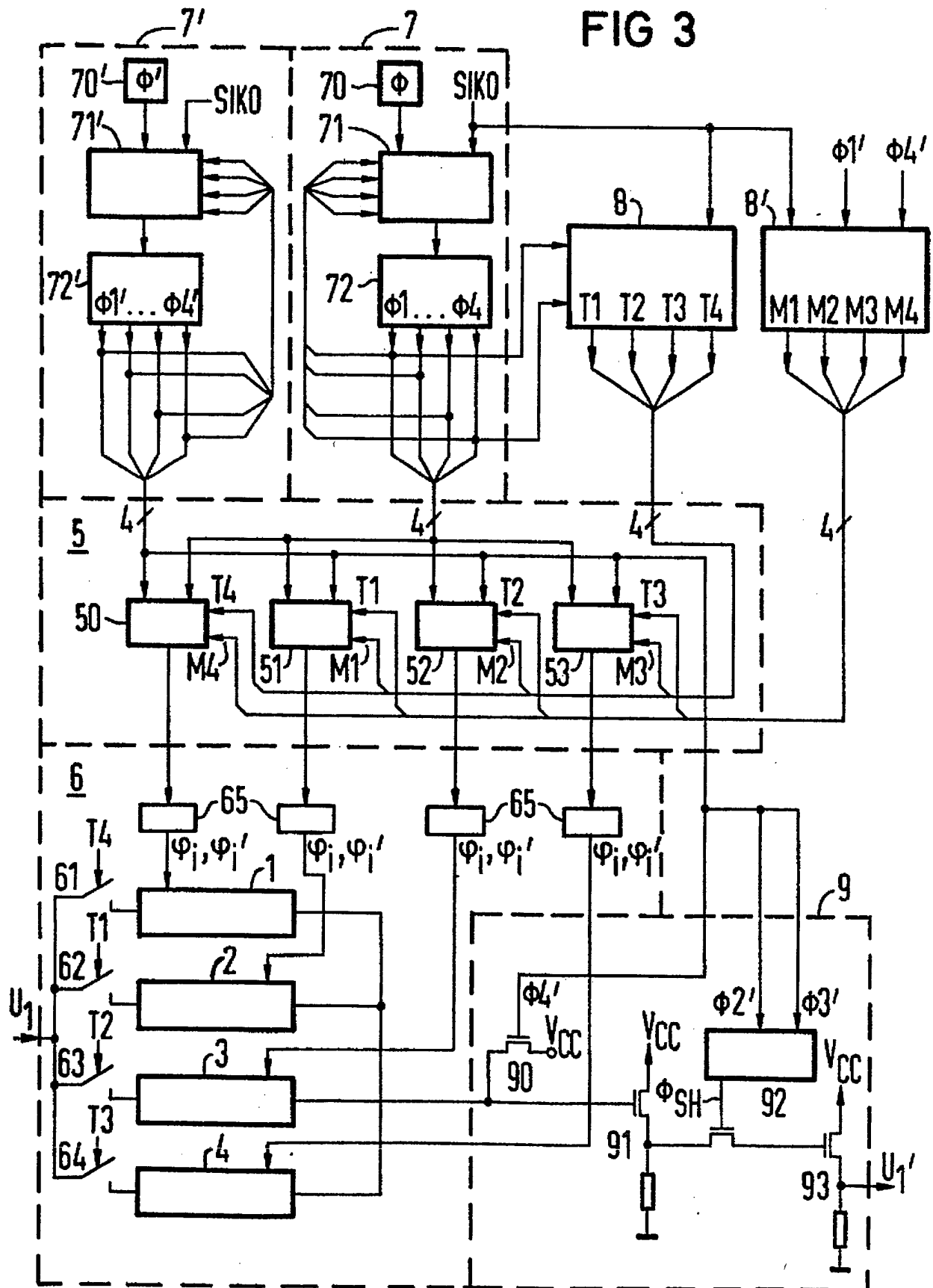


FIG 2



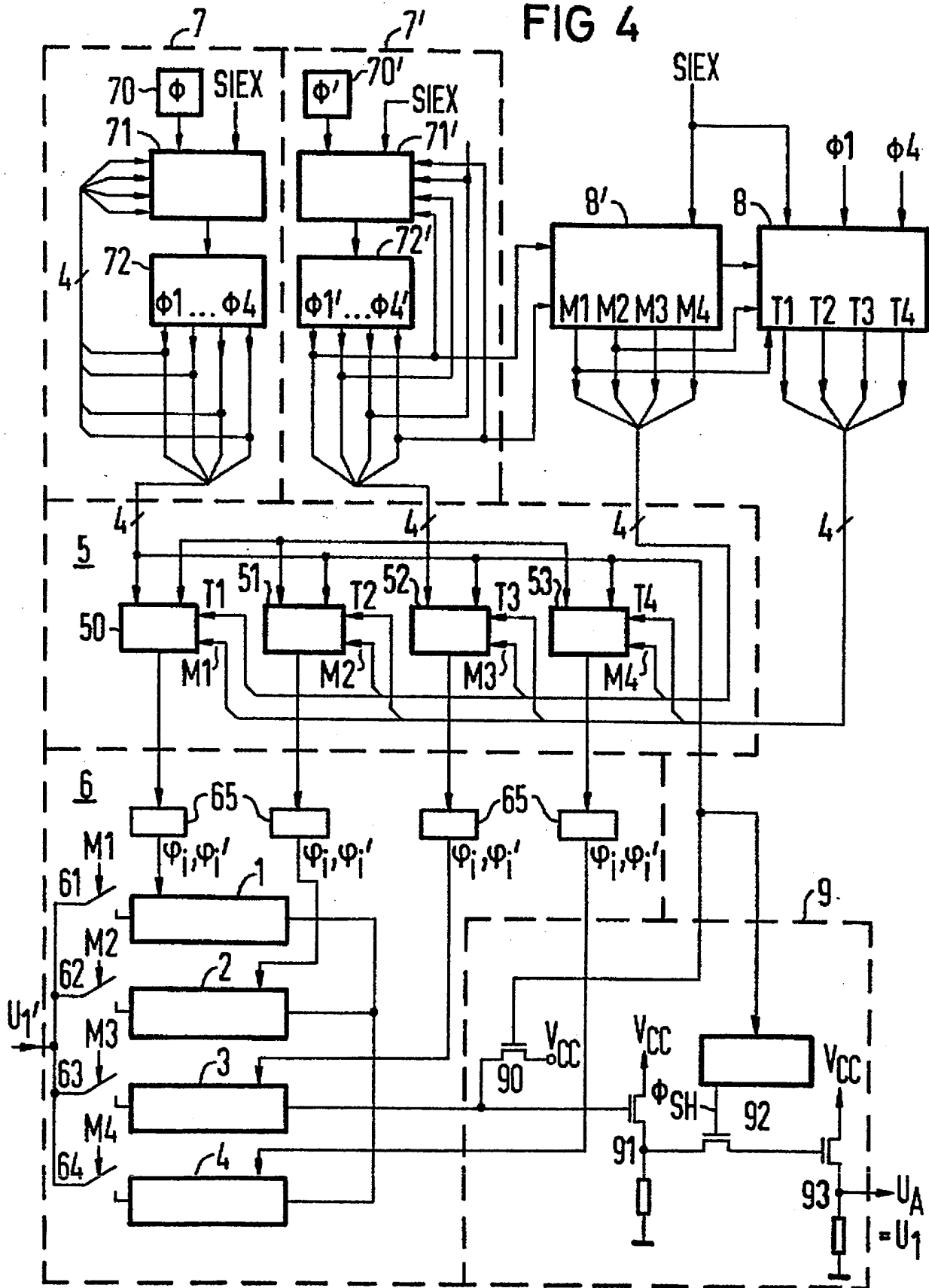
3/7

FIG 3



4/7

FIG 4



5/7

FIG 5

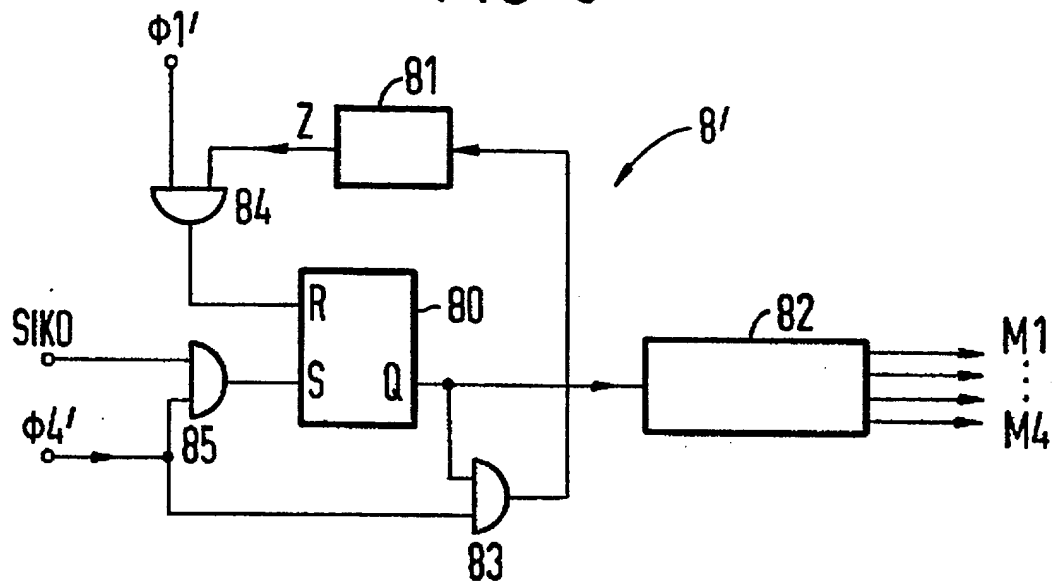
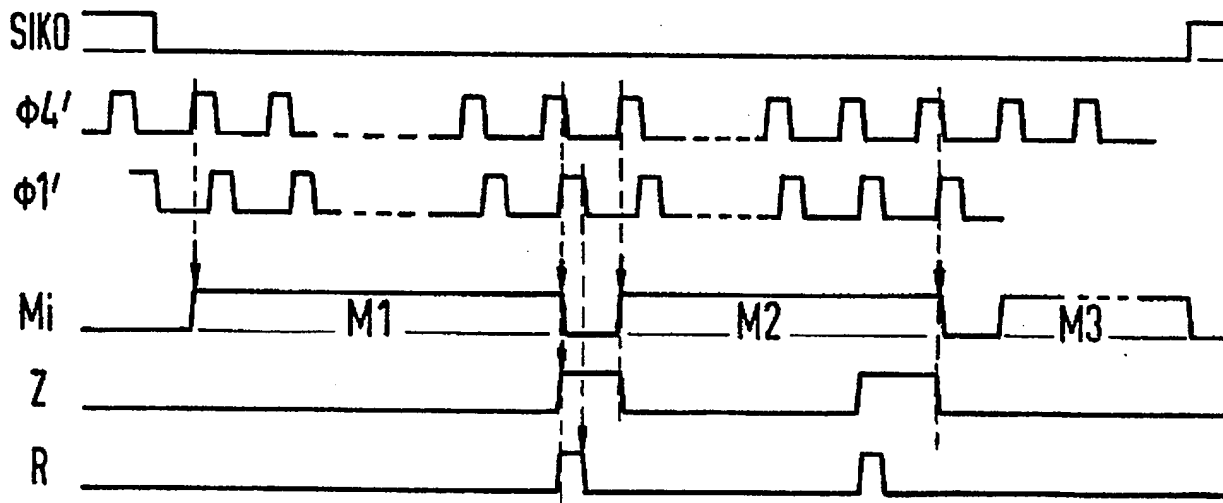


FIG 6



6/7

FIG 7

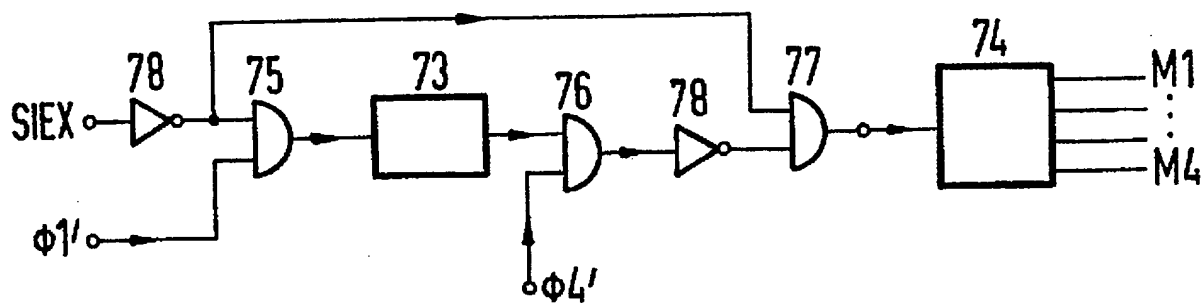


FIG 8

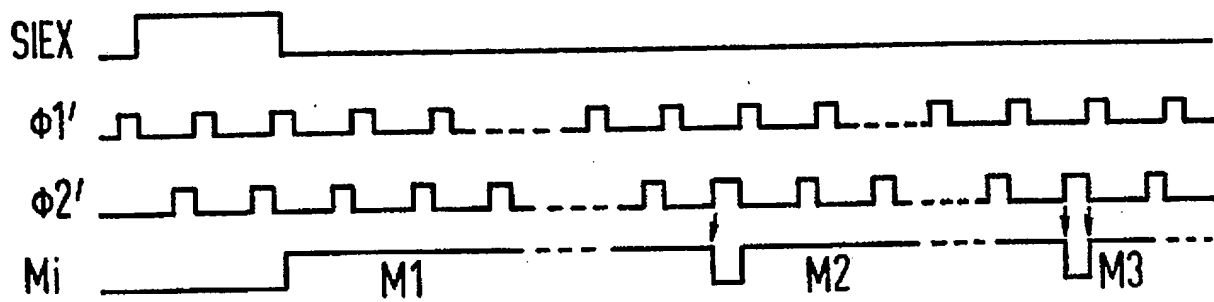
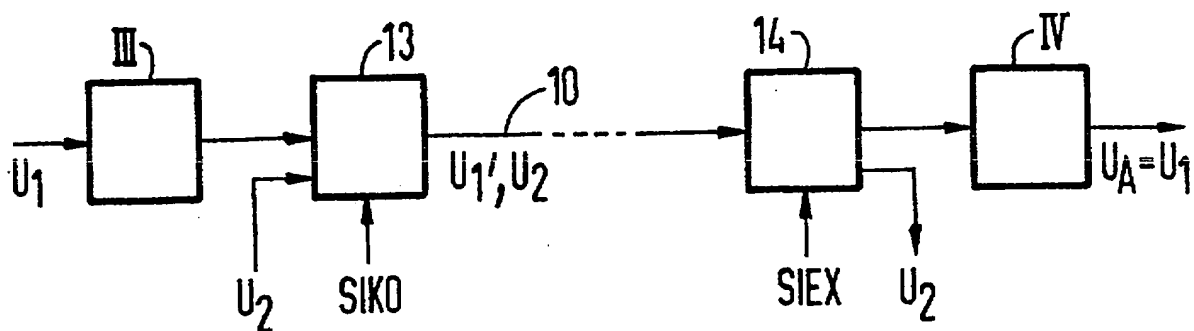


FIG 12



7/7

FIG 9

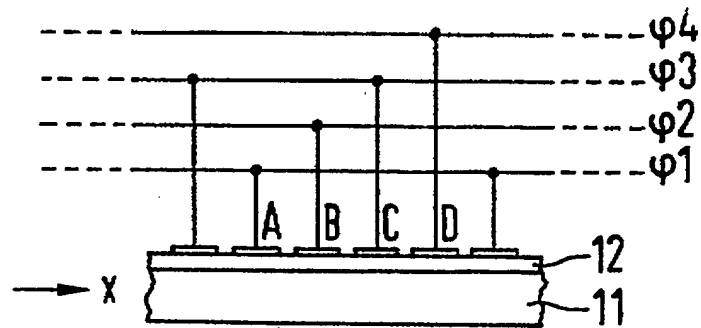


FIG 10

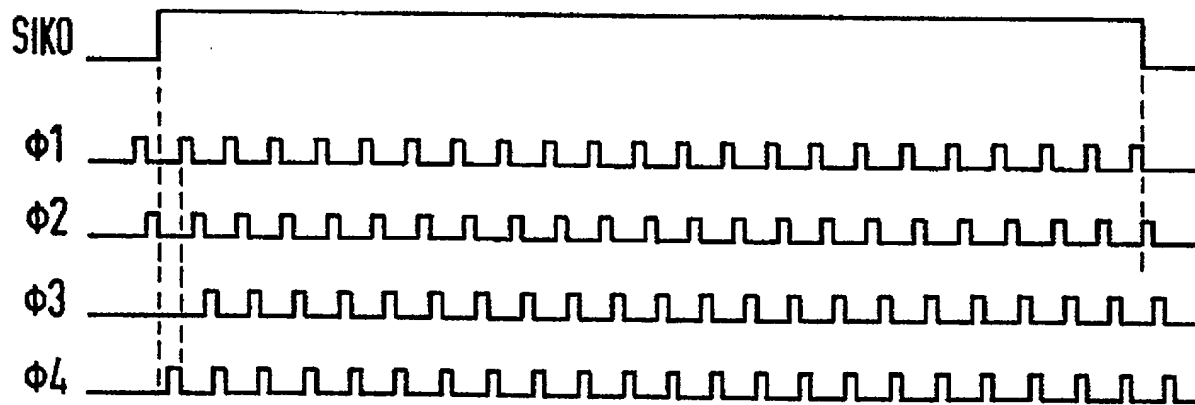
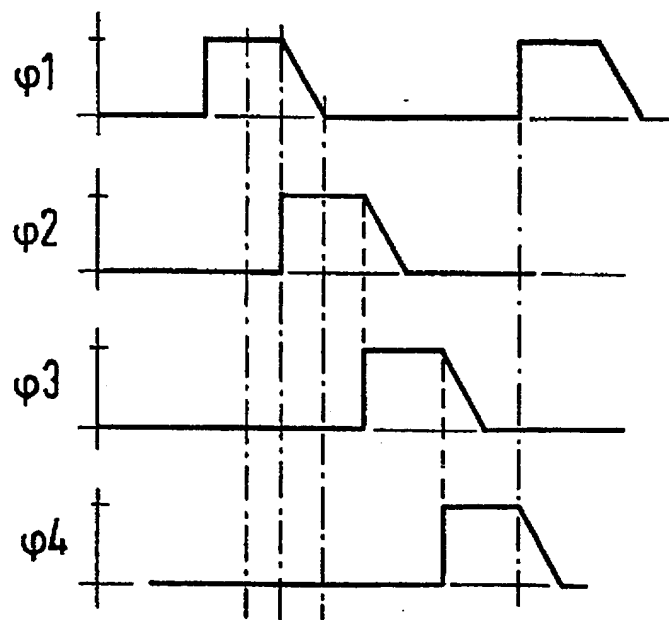


FIG 11





Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

0169389

Nummer der Anmeldung

EP 85 10 7778

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. Cl. 4)
A	EP-A-0 037 071 (SIEMENS) * Seite 2, Zeile 23 - Seite 3, Zeile 13; Seite 26, Zeilen 9-30 *	1	H 04 B 1/66
A	EP-A-0 013 341 (IBM) * Seite 5, Zeile 15 - Seite 6, Zeile 23 *	1-3	
A	US-A-3 860 760 (RITTENBACH) * Spalte 2, Zeilen 30-35; Spalte 6, Zeilen 17-26; Spalte 16, Zeilen 3-57 *	4	
A	FR-A-2 449 375 (TELEDIFFUSION DE FRANCE) * Seite 3, Zeilen 7-10; Seite 15, Zeile 27 - Seite 16, Zeile 9; Figur 9 *	2-4	
A	DE-C-2 307 441 (LICENTIA) * Spalte 4, Zeilen 19-44 *	2,3	H 04 B H 04 J H 04 M H 04 K
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt.			RECHERCHIERTE SACHGEBIETE (Int. Cl. 4)
Recherchenort DEN HAAG		Abschlußdatum der Recherche 03-10-1985	Prüfer HOLPER G.E.E.
KATEGORIE DER GENANNTEN DOKUMENTEN X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : nichtschriftliche Offenbarung P : Zwischenliteratur T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus andern Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument			